教育部補助智慧晶片設計教學環境建置計畫
徵件須知

一、 依據

行政院晶片驅動臺灣產業創新方案、教育部(以下簡稱本部)推動人文及科技教育先導型計畫要點及本部先進製程 IC 設計人才培育計畫。

二、 目的

為因應全球半導體技術快速演進及高階人才需求，亟需整體提升我國大學電機、電子與資訊工程等電資領域於超大型積體電路(以下簡稱 VLSI)之教學能量與教學環境。本計畫規劃透過教學設備建置與升級，補強既有課程缺口，並推動基礎至進階課程之系統化開設，建構具階段銜接性之完整課程地圖。同時，藉由優化教學環境與強化實作導向教學，提升師生整體教學品質，培育兼具理論與實務之 IC 設計專業人才，進而鞏固我國半導體持續發展與技術領先地位。

三、 計畫期程

(一) 全程計畫：115 年 9 月 1 日至 118 年 8 月 31 日。
(二) 第 1 年計畫：自 115 年 9 月 1 日至 116 年 8 月 31 日。
(三) 以後各年計畫：為期 12 個月，以當年度 9 月起至次年 8 月底止為原則，惟本部得視計畫相關行政作業配合情形及年度預算核定時程酌予調整。

四、 補助對象及申請計畫資格：

(一) 全國公私立大學校院均得提出申請。惟已獲教育部補助「先進製程 IC 設計及驗證環境建置計畫」之學校，不得再申請本計畫補助。

現有 IC 設計師生量能		
參與計畫 IC 設計師資人數	**IC 設計相關 研究生人數**	**每年開授 IC 設計相關課程**
至少 3 名	至少 25 名	至少 3 門

(二) 申請單位應填列近三年於國研院臺灣半導體研究中心(TSRI)之會員權限情形，包含製程使用權限、EDA 軟體授權情形及晶片下線紀錄，並應彙整 VLSI 相關課程開設情形，以供本計畫整體審查與執行能量評估之參據。

五、 計畫執行重點

(一) 建置及升級既有 IC 設計與驗證實驗室(以下簡稱實驗室)，以支援 VLSI 教學與研究發展。
(二) 規劃並落實實驗室後續營運與管理機制，確保設備長期穩定運作。
(三) 補強既有 VLSI 領域的核心課程缺口，建立完整且系統化的課程地圖。
(四) 推動相關 IC 設計課程專題，培育具實務能力之 IC 設計人才。
(五) 辦理或參與相關配套與推廣活動(如 IC 設計競賽及研討會)，以提升整體發展能量。

六、 預期執行績效

(一) 完成既有 IC 設計及驗證實驗室的建置與升級，規劃實驗室營運管理及資安管理措施。
(二) 完成具連貫性與完整性之 VLSI 核心課程(含實作教學)規劃。
(三) 落實 VLSI 人才培育機制，每年培育參與 IC 設計專題之學生(含大學部及研究所)至少 30 名。
(四) 參與相關配套與推廣活動(如 IC 設計競賽及研討會)，以擴展教學與研發能量。

七、 申請規範

(一) 學校提出計畫申請前，應依校內程序完成資源整合，每校至多以申請 1 案為原則。
(二) 計畫團隊應由 IC 設計領域教授共同組成，並以系所共同實驗室之 IC 設計環境建置為補助對象。

八、 申請方式

(一) 請於本部指定期限前(詳本部公文)，填寫線上申請表單(https://forms.gle/zEcgd37jcaThWCiv7)並上傳用印後計畫書電子檔，逾期未完成線上申請及計畫書電子檔上傳者，不予受理。
(二) 計畫申請書格式之電子檔，請至 https://proj.moe.edu.tw/aicd2024/下載。
(三) 計畫書資料不齊、應用印處未用印、申請資格不符者，或 1 校超過 1 案申請等不符申請相關規範者，獲通知後，應於期限內補正，屆期未補正者，將不予受理。

九、 計畫經費編列支用、撥付及核結原則

(一) 每校補助額度最高 300 萬元，學校自籌經費比例不得低於本部補助經費 10%。
(二) 本部補助計畫經費編列及支用原則：

1. 經常門經費：
   (1) 經常門費用不得高於本部補助經費 30%。
   (2) 人事費：
      A. 學校得申請本部補助計畫，編列人事費用，包括計畫主持人 1 名(8,000 元/月)、兼任助理 2 名(5,000 元/月)、助教 TA(7,000 元/人月，以不逾 30 人月為原則)。
      B. 另依據教育部補（捐）助及委辦計畫經費編列基準表規定，計畫主持人每人月支領教育部及所屬機關各項計畫之薪資總額以 40,000 元及件數 3 件為限。
   (3) 業務費：推動計畫所需之業務費及雜費，惟本案不補助晶片下線費。
2. 資本門經費：
   (1) 資本門費用不得低於本部補助經費 70%為原則，主要用於 VLSI 相關教學設備升級所需項目; 教學性質之量測儀器費用不得高於本部補助資本門經費 40%。
   (2) 本部設備補助款採購之設備項目應以國內產品為優先，並不得採購一般事務性設備(如印表機、投影機、單槍投影機及實驗桌椅等)。
   (3) 使用本部補助款所購置設備應列入受補助學校資產帳目並妥善保管維護。
3. 行政管理費：本案不補助行政管理費(例如水電費、電話費及設備維護費)。
4. 場地修繕費：
   本案第一年計畫得申請補助環境建置所需直接相關空間架設配線、網路或電力控制系統等基礎環境設備修繕費用，惟本項經費以不逾本部補助經費之 10%為原則。並請依預算法第 10 條，說明所需費用項目應依經資門別編列。

(三) 各項經費項目應依「教育部補(捐)助及委辦經費核撥結報作業要點」及「各機關單位預算執行作業手冊」相關規定辦理。各類活動推動辦理並應符合「教育部及所屬機關(構)辦理各類會議講習訓練與研討(習)會管理要點」相關規定辦理。

(四) 已獲其他機關或單位補助之計畫項目，不得重複申請本部補助。同一計畫內容亦不得重複向本部其他單位申請補助。如經查證重複接受補助者，應繳回相關補助經費。

(五) 本計畫經費如未獲立法院審議通過或經部分刪減，本部得重新核定補助額度，並依預算法 54 條之規定辦理。

十、 審查作業

(一) 審查方式：由本部邀集產業界、學界及相關專家學者書面審查，必要時得請學校計畫主持人簡報。

(二) 審查內容：

1. 計畫目標是否符合本計畫之精神與目標。
2. 計畫是否有效規劃建置與升級既有 IC 設計及驗證實驗室，並提出後續維護的可行方案。
3. VLSI 核心課程、課程地圖及相關 IC 設計專題之規劃是否完整。
4. 計畫參與教師人員是否妥適。
5. 經費及人力需求編列是否合理。
6. 所訂績效指標及預期績效是否明確並符合計畫目標。

十一、計畫經費補助額度核定

每案每年補助額度，由本部審查核定。第 1 年補助額度，由本部審核整體計畫後核定之；其後各年度補助額度，由本部審核計畫前 1 年度執行成果報告及當年度修正計畫書後核定之。

十二、經費核撥及核結

依本部補(捐)助及委辦經費核撥結報作業要點規定辦理。

十三、成效考核

(一) 各校申請計畫應配合本部智慧晶片設計教學環境建置計畫所規劃之績效指標 (KPI)，研擬相關工作項目並具體實施達成，亦應依所規劃事務自行擬定相關績效指標。

(二) 各計畫之成效考評作業由本部規劃執行，各計畫應配合參與相關會議、提報執行進度、期中報告或成果效益報告，並依相關審查意見，具體配合改進。必要時，本部得實地訪查各校之建置狀況。

(三) 本部得視計畫進展辦理成果發表會，各受補助單位應配合辦理。

(四) 計畫若有進度落後、成果堪虞等情形，本部得要求限期修正及改進；如逾期未完成且無特殊具體事由，或未通過各階段考評，本部得減列或停止撥付未撥付之經費，並要求繳回未執行之補助經費。

(五) 各計畫應於年度計畫結束時提出成果報告由本部考評，考評結果作為以後年度是否繼續補助及補助額度之參考。必要時本部得停止補助或要求更換學校。

十四、其他注意事項

(一) 計畫之研發成果及其智慧財產權，除經認定歸屬本部所有者外，歸屬受補助單位所有。但受補助單位對於研發成果及其智慧財產權，應同意無償授權本部及本部所指定之人為不限時間、地域或內容之利用，著作人並應同意對本部及本部所指定之人不行使著作人格權。各該著作如有第三人完成之部分者，受補助單位應與第三人簽訂授權本部利

用著作之相關契約。其他著作授權、申請專利、技術移轉及權益分配等相關事宜，由受補助單位依政府科學技術研究發展成果歸屬及運用辦法及其他相關法令規定辦理。

(二) 計畫之研發成果不得侵害他人之智慧財產權及其他權利。如有涉及使用智慧財產權之糾紛或任何權利之侵害時，悉由受補助單位及執行人員自負法律責任。

(三) 計畫執行期間所蒐集、處理及利用之個人資料，應依個人資料保護法及其相關法規辦理。

(四) 其他未盡事宜，依本部相關函文、計畫申請內容或公告辦理。